

MN146802

CMOS 8ビット・マイクロプロセッサ / CMOS 8-Bit Microprocessor

■ 概要

MN146802は、CMOS 8ビット高速マイクロプロセッサで、MN6802と同じアーキテクチャより構成され、命令は機械語レベルで完全互換性を持っています。

また、128バイトのRAMを内蔵しており、完全スタティック動作ですので、DCから2MHzまで幅広い周波数領域で動作可能です。クロックゼネレータと1/4分周回路を内蔵していますので、外部に8MHzの水晶を付加するだけで動作します。

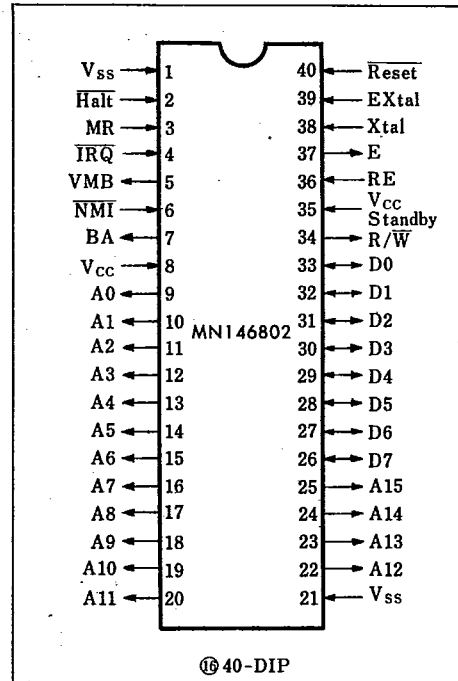
■ Description

The MN146802 is a CMOS 8-bit microprocessor with 128 bytes of RAM. The architecture is the same as the NMOS MN6802, and software is fully compatible at the machine language level. Since the whole system is constructed by a static circuit, it can operate at the rate from DC to 2 MHz.

■ 特徴

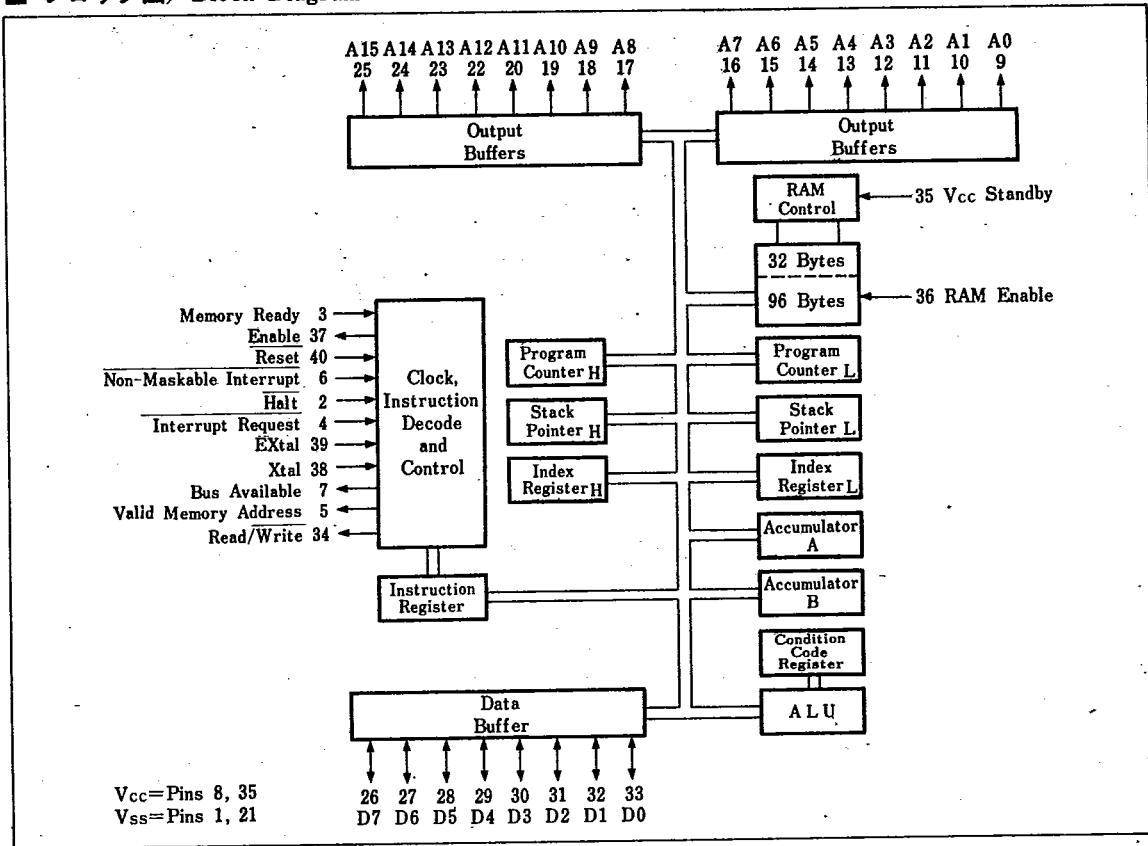
- スタンバイ時電流：1mA (typ.)
- 動作時消費電力：60mW (typ.)
- 動作電圧：4.5V～5.5V
- スタンバイ時において、全RAM・レジスタ類保持
- 128バイトRAM内蔵
- 動作周波数：DC～2MHz
- クロックゼネレータ、および1/4分周回路内蔵
- ソフトウェアはMN6802と完全互換

■ 端子配置図 / Pin Assignment



T-49-17-06

■ ブロック図/Block Diagram



■ 絶対最大定格/Absolute Maximum Ratings (T_a=25°C)

Item	Symbol	Rating	Unit	Note
電源電圧	V _{DD}	-0.3~+7.0	V	V _{SS} =0V
入力電圧	V _I	-0.3~V _{DD} +0.3	V	V _{SS} =0V
出力電圧	V _O	-0.3~V _{DD} +0.3	V	V _{SS} =0V
許容損失	P _D	0.8	W	
動作周囲温度	T _{opr}	0~+70	°C	
保存温度	T _{stg}	-55~+125	°C	

■ 動作条件/Operating Conditions (V_{SS}=0V)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V _{DD}		4.5		5.5	V
動作周囲温度	T _a		0		+70	°C

6932852 PANASONIC INDL, ELECTRONIC
マイクロコンピュータ(8-Bit)

72C 05923

D

T-49-17-06

MN146802

■ DC 電気的特性/DC Electrical Characteristics ($V_{DD}=4.5\sim 5.5V, T_a=0\sim +70^\circ C$)

Item	Symbol	Condition	min.	typ.	max.	Unit
消費電力	P_{tot}	$f=2MHz$		60	100	mW
待機時電源電流	I_{SBB}	MRがローレベルのとき		1	1.5	mA
入力電圧ハイレベル	V_{IH}	Logic**	2.0			V
		Extal, Reset	4.0			
入力電圧ローレベル	V_{IL}	Logic**, Extal Reset	-0.3		0.8	V
入力リーク電流	I_{L1}	Logic**			10	μA
		Reset, NMI, \overline{IRQ} , Extal	$V_{IN}=0\sim V_{DD}$		40*	
出力電圧ハイレベル	V_{OH}	$D_0\sim D_7$	$I_{OH}=-205\mu A$	2.4		V
		$A_0\sim A_{15}, VMA, R/\overline{W}, E$	$I_{OH}=-145\mu A$	2.4		
		BA	$I_{OH}=-100\mu A$	2.4		
出力電圧ローレベル	V_{OL}	$I_{OL}=1.6mA$	$I_{OL}=1.6mA$		0.4	V
端子容量						
入力端子容量	C_{IN}	$D_0\sim D_7, Logic^{**}$ Extal, $T_a=25^\circ C$	$V_{IN}=0V$ $f=1MHz$		10	pF
出力端子容量	C_{OUT}	$A_0\sim A_{15}, VMA, R/\overline{W}$ $T_a=25^\circ C$	$V_{OUT}=0V$ $f=1MHz$		10	pF

* プルアップ抵抗を含む。

** Logic: Halt, MR, \overline{IRQ} , NMI, $D_0\sim D_7$, RE, Reset を示す。

■ AC 電気的特性/AC Electrical Characteristics ($V_{DD}=4.5\sim 5.5V, T_a=0\sim +70^\circ C$)

Item	Symbol	Condition	min.	typ.	max.	Unit
コントロールタイミング						
動作周波数	f_0		DC		2.0	MHz
水晶周波数	f_{XTAL}				8.0	MHz
外部発振器周波数	$4 \times f_0$		DC		8.0	MHz
水晶発振器 スタートアップ時間	t_{rc}		100			ms
プロセッサコントロール (HALT, MR, Reset, \overline{IRQ} , NMI)						
プロセッサコントロール セットアップ時間	t_{pcs}		110			ns
プロセッサコントロール 立上り時間	t_{pcr}				100	ns
プロセッサコントロール 立下り時間	t_{pcf}				100	ns
バスタイミング特性						
サイクル時間	t_{cyc}		0.5		∞	μs
パルス幅 (E ローレベル)	t_{WEL}		210		∞	ns
パルス幅 (E ハイレベル)	t_{WEH}		200		∞	ns
クロック立上り時間	t_r				25	ns
クロック立下り時間	t_f				25	ns
アドレス遅延時間 ($A_0\sim A_{15}, VMA$)	t_{AD}				160	ns
アドレスホールド時間 ($A_0\sim A_{15}, VMA$)	t_{AH}		20			ns
入力データセットアップ時間 (リード時)	t_{DSR}		60			ns
入力データホールド時間 (リード時)	t_{DHR}		10			ns
出力データ遅延時間 (ライト時)	t_{DDW}				140	ns
出力データホールド時間 (ライト時)	t_{DHW}		20			ns

■ タイミング図/Timing Diagrams

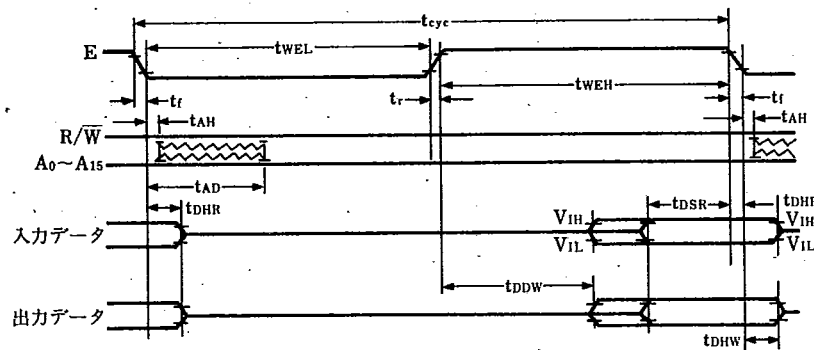
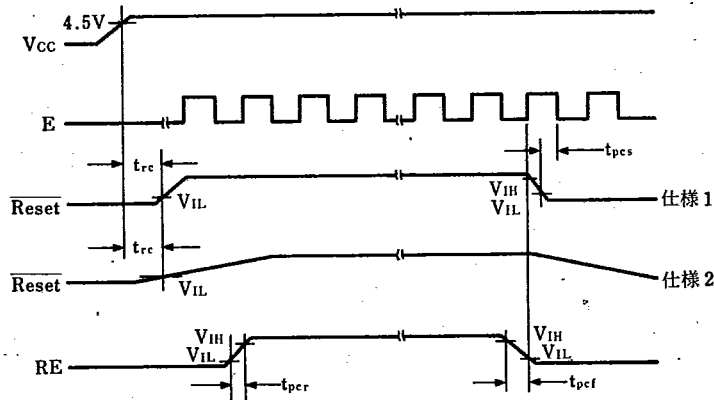
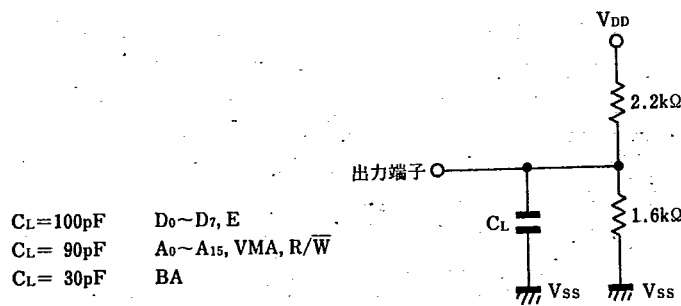


図 1 バスタイミング



注 1) 図示のタイミング測定電圧レベルは、とくに断わらなければ0.8Vと2.4Vである。
 2) 仕様2の場合は、ResetとREを結線することも可能。

図 2 パワーアップおよびリセットタイミング



$C_L = 100\text{pF}$ $D_0 \sim D_7, E$
 $C_L = 90\text{pF}$ $A_0 \sim A_{15}, VMA, R/\bar{W}$
 $C_L = 30\text{pF}$ BA

図 3 タイミング測定負荷条件